

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-168179

(43)Date of publication of application : 22.06.1999

(51)Int.Cl.

H01L 27/04

H01L 21/822

G01R 31/26

G01R 31/28

(21)Application number : 09-334584

(71)Applicant : NEC CORP

(22)Date of filing : 04.12.1997

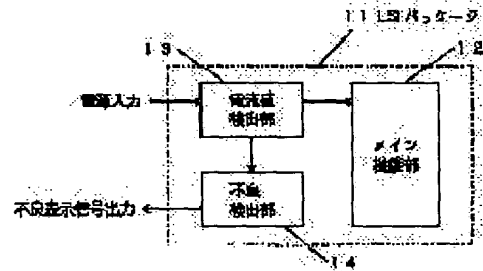
(72)Inventor : KARIYA AKINORI

(54) SELF-CHECKING TYPE INTEGRATED CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To decrease the unit price of manufacturing by achieving simplification and common configuration of circuits for detection of faults, thereby achieving small-scale, low power consumption and the reduction in designing man-hours, omitting externally mounted parts and achieving compact configuration and improvement in productivity at the same time.

SOLUTION: When power supply is connected to an LSI package 11 and the power is supplied, power feeding to a main function part 12 is supplied via a currentvalue detecting part 13. The current-value detecting part 13 outputs the current value flowing to the main function part 12 to a defect detecting part 14. In the defect detecting part 14, the defect is discriminated by the value of current (the value converted into voltage) which is received from the current- value detecting part 13, and the defect detected signal is sent out.



LEGAL STATUS

[Date of request for examination]

04.12.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3171239

[Date of registration]

23.03.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-168179

(43)公開日 平成11年(1999) 6月22日

(51)Int.Cl. ⁸	識別記号	F I	
H 0 1 L 27/04		H 0 1 L 27/04	T
21/822		G 0 1 R 31/26	G
G 0 1 R 31/26		31/28	U
31/28			

審査請求 有 請求項の数7 O L (全 5 頁)

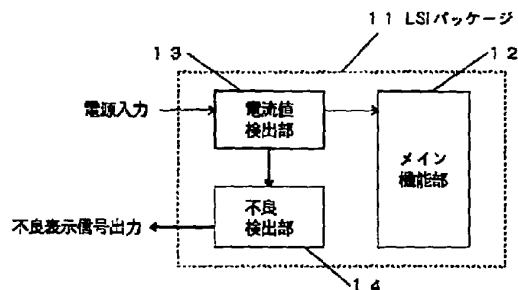
(21)出願番号	特願平9-334584	(71)出願人 000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成9年(1997)12月4日	(72)発明者 荻谷 成則 東京都港区芝五丁目7番1号 日本電気株式会社内
		(74)代理人 弁理士 若林 忠 (外4名)

(54)【発明の名称】 自己チェック型集積回路

(57)【要約】

【課題】 不良検出用の回路を簡易化、共通化することで、小規模化し、低消費電力化と設計工数の低減を図るとともに、外部搭載部品を無くし、小型化と生産性向上を提供して、製造単価を低減することのできる自己チェック型集積回路を提供すること。

【解決手段】 集積回路に供給される電流を集積回路内に設けたダイオードにより検出し、検出電流値に基づいて異常か正常かを判断し、アラーム信号を送出することを特徴とする自己チェック型集積回路。



【特許請求の範囲】

【請求項1】 集積回路に供給される電流を集積回路内に設けたダイオードにより検出し、検出電流値に基づいて自己の不良を検出することを特徴とする自己チェック型集積回路。

【請求項2】 電流値により異常か正常かを判断し、アラーム信号を送出することを特徴とする請求項1記載の自己チェック型集積回路。

【請求項3】 集積回路に供給される電流を検出するためのダイオードと定電流源に接続されるダイオードを内蔵し、前記2つのダイオードの順方向の出力電位差により前記集積回路の異常を検出し不良表示出力することを特徴とする自己チェック型集積回路。

【請求項4】 集積回路内に設けられ、集積回路に供給される電流を検出するためのダイオードと定電流源に接続されるダイオードと、該2つのダイオードの出力電圧の相対的な差を検出する誤差増幅器と、該誤差増幅器の出力に基づいて異常を検出する異常検出手段と、異常検出信号を送出する出力端子を具備することを特徴とする自己チェック型集積回路。

【請求項5】 集積回路内に設けられ、集積回路に供給される電流を検出するためのダイオードと定電流源に接続されるダイオードと、該2つのダイオードの出力電圧の相対的な差を検出する誤差増幅器と、該誤差増幅器の出力をそれぞれ入力とする低レベル検出用比較器と高レベル検出用比較器と、両比較器の出力の一方を送出する出力端子を具備することを特徴とする自己チェック型集積回路。

【請求項6】 入力電源断のための別電源の供給を受ける不良検出回路用電源端子を有することを特徴とする請求項4乃至5に記載の自己チェック型集積回路。

【請求項7】 1つの集積回路に搭載されて成ることを特徴とする請求項4乃至6いずれかの1項に記載の自己チェック型集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、集積回路の不良検出に関し、特に内蔵するダイオードを用いた自己チェック型集積回路に関する。

【0002】

【従来の技術】従来この種の不良検出は、一般にICやLSI等のパッケージ化された集積回路が多数実装される装置や基板等において不良が発生した場合、種々のテストを利用して、検査しないと不良の集積回路を特定することが困難である。

【0003】一方、従来の集積回路には、自動検査機能を搭載しているものがある。

【0004】例えば、特開平5-315418号公報には、検査回路、表示部、電源供給部が同一パッケージ内部に搭載された構成となっている。

【0005】図6は、従来の障害検査機能付き集積回路の外観を示す斜視図であり、LSIパッケージ11の上部面には、太陽電池からなる光電変換部61、液晶表示部62が設けられている。

【0006】この集積回路は、外部からの電源供給遮断時において、上記光電変換部61により得られる電圧信号を搭載回路部の駆動電源とするもので、この集積回路の内部には、電子回路とその動作異常を検出する検査回路が搭載され、この検査回路により異常検出動作に応じた上記液晶表示部62が駆動される。

【0007】図7は、障害検査機能付き集積回路の全体構成を示すブロック図である。LSIパッケージ11には、主要な動作を司る高度に集積化された電子回路71の他、この電子回路71の基本動作（例えばプログラムカウンタの動作）を検査する検査回路72、この検査回路72による検査出力を表示する液晶表示部62、電子回路71、検査回路72および液晶表示部62のそれぞれに外部と非接触で駆動電源を供給する光電変換部61が共に搭載される。すなわち、上記構成による障害検出機能付き集積回路において、入力端子から電源供給が遮断された状態では、光電変換部61により得られる電源信号により電子回路71、検査回路72、液晶表示部62が駆動される。

【0008】ここで例えば、この集積回路における電子回路71に故障が生じ、プログラムカウンタの動作が異常になり、その動作異常が検出回路72により検出されると、検査回路72から異常検出信号が出力され、液晶表示部62に供給される。すると、液晶表示部62は、透過状態から不透過状態に駆動され、故障の生じた集積回路であることが外部に表示される。

【0009】従って、上記構成の障害検出機能付き集積回路によれば、光電変換部61により得られる電源信号により電子回路71、検査回路72、液晶表示部62を駆動し、電子回路71の動作異常が検出回路72に検出された場合には、液晶表示部62により故障発生を表示する構成としているので、集積回路自身により故障を外部に知らせることができ、特に、多数の集積回路の基板実装状態でも、故障発生集積回路を容易に識別できるようになる。これにより、製品検査の省力化、自動化、効率化が図られる。

【0010】

【発明が解決しようとする課題】上記従来技術には以下のような問題点がある。

【0011】第1の問題は、設計費用や消費電力が増大することである。その理由は、従来の障害検出機能付き集積回路では、LSI内部に大規模な検査回路をLSIの機能に合わせて作り込んでいくため、設計期間が延びるばかりか全体の回路規模が大幅に増大するからである。

【0012】第2の問題は、製造単価が増大することで

ある。その理由は、外部に太陽電池や液晶表示パネルを搭載しているため、生産性が低下するからである。

【0013】本発明の目的は、上記従来技術の問題に鑑み、不良検出用の回路を簡易化、共通化することで、小規模化し、低消費電力化と設計工数の低減を図るとともに、外部搭載部品を無くし、小型化と生産性向上を提供して、製造単価を低減することのできる自己チェック型集積回路を提供することにある。

【0014】

【課題を解決するための手段】ところで、統計的には、装置または基板上に実装された集積回路が不良となる場合は、集積回路内の出力バッファの故障（オープンまたはショートによる破壊）がほとんどであるため、回路電流を監視していれば、十分に不良を検出することが可能となる。本発明は上記統計的な見地に基づいている。

【0015】本発明は、上記従来技術の課題を解決するため、集積回路に供給される電流を集積回路内に設けたダイオードによって検出し、検出電流値が設定範囲からはずれた場合に不良検出信号を送出する構成とするものである。

【0016】このことから電流値を検出して判断する回路のみあれば良い（共通化される）ので、機能ごとに不良検査回路を作り替える必要もなく回路は簡略化され、規模の縮小により低消費電力化と設計工数の低減が図れる。

【0017】また、外部搭載部品も必要なくなるため、小型化と生産性向上を図ることができ、製造単価が大幅に低減される。

【0018】

【発明の実施の形態】次に本発明の実施の形態について、図面を参照して詳細に説明する。

【0019】図1は、本発明の実施形態におけるブロック図である。図1において、LSIパッケージ11へ電源が接続供給されると、メイン機能部12への電源供給は電流値検出部13を介して供給される。

【0020】電流値検出部13は、メイン機能部12へ流れる電流値を不良検出部14へ出力する。不良検出部14では、電流値検出部13から入力された電流値（電圧に変換された値）により不良を判断し、不良検出信号を送出する。

【0021】次に、電流値検出部13についての構成について説明する。

【0022】図2は、本発明の実施形態における電流値検出部のブロック図である。同図において、電流値検出部は、電流値検出素子21（電圧変換素子）と誤差増幅器22から構成される。

【0023】電流値検出素子21は、電源入力端子からメイン機能部12へ流れる電流の値を電圧値に変換し、誤差増幅器22へ出力する。誤差増幅器22は、電流値を増幅して検出電流値として不良検出部14へ出力す

る。

【0024】これらの電流値の検出においては、電流を電圧に変換する素子（抵抗、ダイオード、トランス等）を使うだけで実現はできるが、電源ラインにシリアルに挿入されるため、電圧効果が大きすぎる（電力損失が大きい）もの（抵抗など）は不適である。そのため、カレントトランスが最良であるが、LSI内部への構築は現状困難であるため、LSI内部への構築を考えた場合、順方向電圧の小さいダイオードが現状では最適である。

【0025】次に、実施形態の動作について、図面を参照して説明する。

【0026】図2の誤差増幅器22からの出力は、図1のメイン機能部12の動作状況に応じて電流値が変動するが、不良検出部14では、レベルの上限（過電流検出電圧レベル49）、下限値（低電流検出電圧レベル50）を超えた場合に、不良と判断する。

【0027】この実施形態によれば、共通的に使用できる検出回路を作り込むことで、容易に不良検出を実現することができる。さらに、基板上に実装された状態での不良表示が可能であるため、不良LSIを特定するための解析をする必要が無いため、解析工数の大幅削減ができる。

【0028】

【実施例】次に本発明の実施例について図面を参照して説明する。

【0029】図3は、本発明の一実施例を示すブロック図である。

【0030】図3において、LSIパッケージ11の電源入力端子31（VDD）から電源電圧が入力され、メイン機能部21の電源入力（VIN）には電流値検出用ダイオード34を介して、順方向電圧を差し引いた電圧（カソード側電圧36）が加えられる。また、カソード側電圧36はゲイン調整用内部抵抗40を介して分圧抵抗42により分圧された電圧が誤差増幅器22の一端に入力される。

【0031】電流値検出用リファレンス・ダイオード33も電源入力端子31（VDD）から電源電圧が入力されるが、カソード側に接続されている定電流部32によりカソード側電圧37は一定に保たれ、分圧抵抗38、39により分圧された電圧が誤差増幅器22の+端に入力される。

【0032】誤差増幅器22では、カソード側電圧36とカソード側電圧37の電位差をゲイン調整用内部抵抗40とゲイン調整用外部抵抗41とで決定されるゲインで増幅した電圧を高レベル検出用比較器46の+端と低レベル検出用比較器44の一端へ出力する。

【0033】高レベル検出用比較器46は、誤差増幅器22からの増幅電圧が一端に接続されている高レベル基準電圧45（過電流検出電圧）の電位を上回った場合、不良と判断し、OR回路48を介して不良表示信号出力

端子43(ALM)へ出力する。

【0034】低レベル検出用比較器44は、誤差増幅器22からの増幅電圧が+端に接続されている低レベル基準電圧源45(低電流検出電圧)の電位を下回った場合、不良と判断し、OR回路48を介して不良表示信号出力端子43(ALM)へ出力する。

【0035】メイン機能部21は、規模や動作スピードにより消費電流が異なるため、誤差増幅器22はメイン機能部21の電流値に応じてゲイン調整をゲイン調整用外付け抵抗41により行い検出レベルを調整する。

【0036】また、電流検出用ダイオードを2個使用して、相対的な差をとることでLSIのプロセスや温度によるダイオードの順方向電圧特性のバラツキを吸収している。

【0037】尚、ショートモード故障の場合においては、入力電源断となるため、不良検出回路には、不良検出回路用電源端子35(VDS)より別電源の供給を行う。

【0038】図4は、本発明の一実施例における不良検出動作の説明をするための図である。図2において、誤差増幅器22の出力は、正常状態時、過電流検出電圧レベル49(高レベル基準電圧源47)と低電流検出電圧レベル50(低レベル基準電圧源45)の範囲内で動作している。

【0039】ショートモードで故障した場合、誤差増幅器22の出力は上昇方向に動作し、低電流検出電圧レベル50を下回った時点で、低レベル検出用比較器44の出力が反転し、不良表示信号出力端子43へ不良を送出する。

【0040】図5は、本発明の一実施例における電流検出用ダイオード特性を示す図である。図5において、順方向電流(+I)が増加した場合は、順方向電圧(VF)は上昇し、順方向電流(+I)が減少した場合は、順方向電圧(VF)は下降する。

【0041】この特性を使って順方向電圧(VF)での上限値、下限値を設定し不良検出を行う。尚、順方向電圧(VF)は非常に小さいため、誤差増幅器22を用いて増幅する必要がある。

【0042】

【発明の効果】第1の効果は、消費電力の増加を最小限に抑えることができたことである。これにより、システム全体としての消費電力を下げるができる。その理由は、検出回路を簡易化して、小規模にできたからである。

【0043】第2の効果は、設計工数の増加を極力抑えることができたことである。これにより、検出回路を入れ込むことでの開発期間の延びを無くすことができる。

その理由は検出回路を共通化できたため、LSIの多様な機能に合わせた検出回路の変更が不要となったからである。

【0044】第3の効果は、製造単価の増加を抑えることができたことである。これにより、システムの価格を上げること無く検出経路の入れ込みを可能にすることができる。その理由は、外部搭載部品を無くしたことで、生産性を損なうことが無くなったからである。

【図面の簡単な説明】

【図1】本発明の実施形態におけるブロック図

【図2】本発明の実施形態における電流値検出部のブロック図

【図3】本発明の一実施例を示すブロック図

【図4】本発明の実施形態の動作を説明する波形図

【図5】本発明の実施形態の動作を説明する特性図

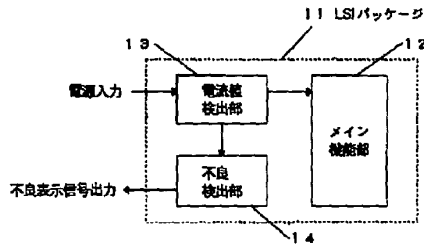
【図6】従来の検査機能付き集積回路の外観を示す斜視図

【図7】従来の検査機能付き集積回路の全体構成を示すブロック図

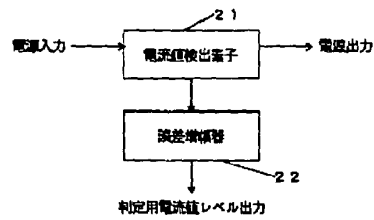
【符号の説明】

- | | |
|----------|--------------------|
| 11 | LSIパッケージ |
| 12 | メイン機能部 |
| 13 | 電流値検出部 |
| 14 | 不良検出部 |
| 21 | 電流値検出素子 |
| 22 | 誤差増幅器 |
| 31 | 電源入力端子 |
| 32 | 定電流部 |
| 33 | 電流値検出用リファレンス・ダイオード |
| 34 | 電流値検出用ダイオード |
| 35 | 不良検出回路用電源入力端子 |
| 36、37 | カソード側電圧 |
| 38、39、42 | 分圧抵抗 |
| 40 | ゲイン調整用内部抵抗 |
| 41 | ゲイン調整用外付け抵抗 |
| 43 | 不良表示出力端子(ALM) |
| 44 | 低レベル検出用比較器 |
| 45 | 低レベル基準電圧源 |
| 46 | 高レベル検出用比較器 |
| 47 | 高レベル基準電圧源 |
| 48 | OR回路 |
| 49 | 過電流検出電圧レベル |
| 50 | 低電流検出電圧レベル |
| 61 | 光電変換部 |
| 62 | 液晶表示部 |
| 71 | 電子回路 |
| 72 | 検査回路 |

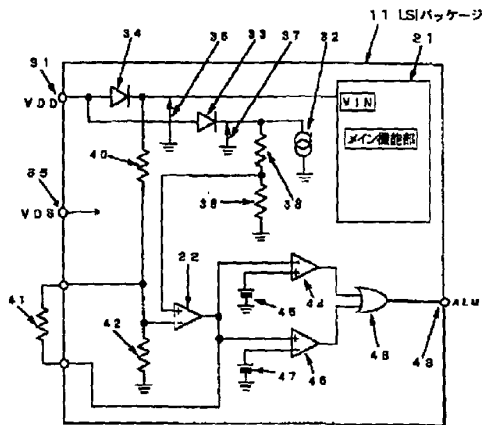
【図1】



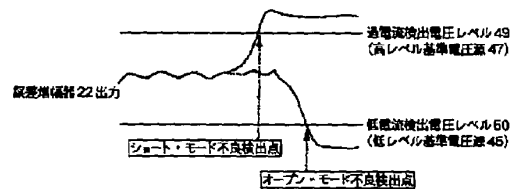
【図2】



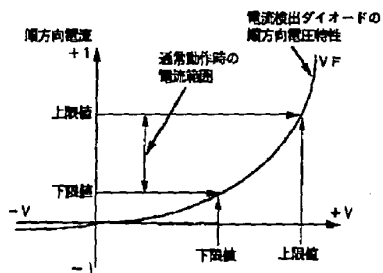
【図3】



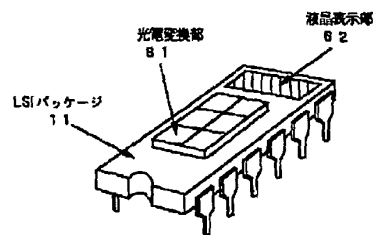
【図4】



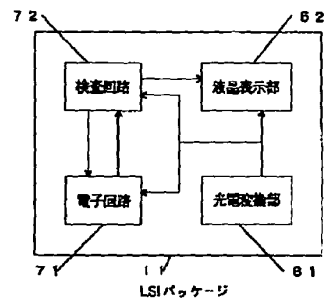
【図5】



【図6】



【図7】



Detailed description of the invention. 【0001】. Technology field which the invention belongs to. This invention concerns the self-checking type integrated circuit using the diode which contains detection of defects of integrated circuit especially. 【0002】. Conventional technology. It is difficult to specify the inferior integrated circuit, when it is not examined using various circuit tester, when the bad arose on detection of defects of this species in IC's and the equipment that integrated circuit that LSI's, etc. were packaged is mounted in great numbers and substrates, etc. until now and generally. 【0003】. In the meantime, the conventional integrated circuit may be mounted on the automatic inspection function. 【0004】. For example, it becomes 特 Japanese Published Patent Application 5-315418 public information with the composition that inspection circuit, display part, identical package inside were mounted on the power supply division.

【0005】. Figures of 6 is strabismus figure which shows the appearance of the conventional integrated circuit with failure inspection mechanism, and in the upper plane of LSI package of 11, photoelectric conversion division 61 and liquid crystal display division 62 which consist of the solar cell have been established.

【0006】. This integrated circuit makes voltage signal got in the power supply interception from the outside by superscription photoelectric conversion division of 61 to be drive power in the installation circuit division, and the inside of this integrated circuit is mounted on electronic circuit and inspection circuit which detects the operation abnormality, and superscription liquid crystal display division 62 which met the malfunction detection operation by this inspection circuit is driven. 【0007】. Figures of 7 is a block diagram which shows whole composition of integrated circuit with failure inspection mechanism. In the have in LSI package of 11 in each of inspection circuit of 72 which examines the basic action (for example, operation of the program counter) of besides electronic circuit of 71 integrated in high quality which controls the main operation this electronic circuit of 71, liquid crystal display division 62 which displays this inspection output by inspection circuit of 72, electronic circuits of 71, inspection circuit of 72 and liquid crystal display division 62 the outside. It is together mounted on photoelectric conversion division 61 which supplies the drive power. That is to say, in the condition that power supply was cut off from the input terminal, power signal got by photoelectric conversion division of 61 drives

electronic circuits of 71, inspection circuit of 72, liquid crystal display division 62 in failure detection with function integrated circuit by the superscription composition. 【0008】. The trouble occurs in electronic circuit of 71 in this integrated circuit here and for example, and the operation of the program counter becomes abnormal, and the malfunction detection signal is output from inspection circuit of 72, when the operation abnormality is detected by detection circuits of 72, and it is supplied for liquid crystal display division 62. The transmission condition drives liquid crystal display division 62 in the opaque condition, when it is done, and it is displayed outside to be an integrated circuit in which the trouble occurred. 【0009】. Therefore, the trouble is the outside according to failure detection with function integrated circuit of the superscription composition by integrated circuit it, when operation abnormality of electronic circuits of 71 was detected in detection circuits of 72, because electronic circuits of 71, inspection circuit of 72, liquid crystal display division 62 are driven according to power signal got by photoelectric conversion division of 61, and because it has be made to be the composition which displays the trouble generation by liquid crystal display division 62. <<Unparseable Text>> By this, the following are attempted : Labor saving, automation, efficiency improvement of the product inspection. 【0010】. The problem in which the invention intends to reach solution. There is a problem like the following in the technology superscription convention. 【0011】. The first problem is that design cost and power consumption increase. The reason in adjusting inspection circuit which is large-scale in the conventional failure detection with function integrated circuit in the LSI inside for the function of LSI, it is good set, and the design time is postponed sake, and it is because the whole circuit scale drastically increases. 【0012】. The second problems are that the manufacturing unit price increases. Since it is mounting on solar cell and liquid-crystal display panel outside, the reason is because the productivity lowers. 【0013】. The problem of the technology is considered superscription convention, and the purpose of this invention is to offer possible self-checking type integrated circuit of is that it simplifies the circuit for detection of defects and makes it common, and downscaling, and losing outside installation parts, while the reduction in design man-hour and little power consumerization is attempted, and reducing the manufacturing unit price by the offer of miniaturization and productivity improvement. 【0014】. Means for solving the problem. Since the trouble (destruction by opening or short) of

the output buffer in integrated circuit is most, in the place, it becomes possible that the bad is sufficiently detected, if the circuit current is watched, when the integrated circuit statistically mounted on equipment or on the substrate becomes the bad. This invention is based on the standpoint with the statistical superscription. 【0015】. This invention is detected by the diode which established the current that integrated circuit is supplied in order to solve the problem of the technology superscription convention, in the integrated circuit, and it is made to be the composition which sends out detection of defect signals, when the detection current value deviates from the setting range. 【0016】. It goes of (it makes it common), if there is only judging circuit, by detecting the current value from this fact, good, and there is no necessity of converting the bad inspection circuit in the every function either, and the circuit is simplified, and the reduction of the scale can attempt the reduction in design man-hour and little power consumerization.

【0017】. And, outside installation parts, since there is no necessity, and since it consists, it is possible to attempt miniaturization and productivity improvement, and the manufacturing unit price is drastically reduced also. 【0018】. Form of the execution of the invention. Next, it explains in detail by the reference of the drawing. 【0019】. Figure of 1 is a block diagram in execution form of this invention. In figure of 1, the power supply to main function division 12 is supplied through current value detecting element of 13, when the power is connected and is supplied to LSI package of 11. 【0020】. Current value detecting element of 13 outputs the current value which flows to main function division 12 to detection of defects division 14. In detection of defects division 14, the bad is judged by the current value (value converted into the voltage) which current value detecting element of 13 input, and detection of defect signals are sent out. 【0021】. Next, the composition on current value detecting element of 13 is explained. 【0022】. Figures of 2 is a block diagram of current value detecting element in the execution form of this invention. In the same figure, current value detecting element is composed of error amplifier of 22 with current value detecting element of 21 (the voltage conversion device).

【0023】. Current value detecting element of 21 converts the current value which flows from the power input terminal to main function division 12 into the voltage value, and it is output to error amplifier of 22. Error amplifier of 22 the current value is amplified, and it is output to detection of defects division 14 as a detection current value. 【0024】. In the detection of these

current value, though a realization is possible only in the element (resistance, diode, transformer, etc.) which converts the current into the voltage, the voltage effect is greatly unsuitable on (the power loss is big) thing (resistance, etc.) in order to serially insert in the power line, come too. Therefore, though the current transformer is best, in present state, the diode of which the forward voltage is small is optimum, since the construction to the LSI inside is the present state difficulty, when the construction to the LSI inside was considered. 【0025】. Next, by referring to the drawing, the operation of the execution form is explained.

【0026】. In detection of defects division 14, an output of figures of 2 from error amplifier of 22 the current value fluctuates in proportion to operation situation of figure of 1 of main function division of 12, and it judges it with the bad, when upper limit (49 overcurrents detecting voltage level) and lower limit (50 low-current detecting voltage level) of the level were exceeded. 【0027】. By setting the detection circuit which can be commonly used, according to this execution form, it is possible to realize detection of defects in the easiness. In addition, the drastic reduction of the analysis man-hour is possible in order to analyze, and the bad display in the condition that it was mounted on the substrate is possible, and bad LSI is specified. 【0028】.

Practical example. Next, by referring to the drawing, the practical example of this invention is explained. 【0029】. Figures of 3 is a block diagram which shows one practical example of this invention. 【0030】. In power input (VIN) of main function division of 21, in figures of 3, power input terminal 31(VDD) of LSI package of 11 inputs the source voltage, and the voltage (cathodes side voltages of 36) which deducted the forward voltage through diodes of 34 for the current value detection is applied. And, the voltage which partial pressure resistance of 42 did the partial pressure through internal resistance of 40 for gain control is input cathodes side voltages of 36 in-edge of error amplifier of 22. 【0031】. Though power input terminal 31(VDD) inputs the source voltage reference diode of 33 for the current value detection, cathodes side voltages of 37 are fixedly kept by constant currents division 32 connected with the cathode side, and the voltage which partial pressure resistance 38,39 did the partial pressure is input in + edge of error amplifier of 22. 【0032】.

In error amplifier of 22, the voltage which amplified the potential difference of cathodes sides voltage of 36 and cathodes side voltage of 37 at the gain decided by internal resistance of 40 for gain control and external resistance of 41 for gain control is output to + edge of comparators of 46 for the high-level detection

and-edge of comparators of 44 for the low level detection.

【0033】. Comparators of 46 for the high-level detection, when the potential of highness reference voltage of 45 (the overcurrent detecting voltage) of which amplification voltage from error amplifier of 22 is being connected with the-edge is surpassed, it is judged with the bad, and it is output to bad display signal output terminal 43(ALM) through OR circuits of 48. 【0034】.

Comparators of 44 for the low level detection, when it falls below the potential of low level reference voltage source of 45 (low-current detecting voltage) of which amplification voltage from error amplifier of 22 is being connected with the + edge, it is judged with the bad, and it is output to bad display signal output terminal 43(ALM) through OR circuit of 48. 【0035】. Main function division 21, since the consumption current is different by scale and operation speed, error amplifier of 22 carries out gain control in proportion to the current value of main function division 21 by outside attachment resistance of 41 for gain control, and disregard level is adjusted. 【0036】. And, the dispersion of the forward voltage characteristics of process of LSI and diode by the temperature is absorbed by taking the relative difference by the use of two diodes for the current detection.

【0037】. Still, detection of defect circuits are supplied with the power according to the power terminal 35(VDS) approach for detection of defect circuits in the sake that it is cut in the input power in case of the short mode trouble. 【0038】. Figures of 4 is a figure for explaining detection of defect operations of this invention in the one practical example. In figures of 2, an output of error amplifier of 22 operates in normal condition, overcurrent detecting voltage level 49 (highness reference voltage source 47) and in the range of low-current detecting voltage level 50 (low levels reference voltage source 45). 【0039】. An output of error amplifier of 22 operates in the rise direction, when it broke down in the short mode, and it is point of time which falls below low-current detecting voltage level 50, and an output of comparators of 44 for the low level detection is inverted, and the bad is sent out to bad display signal output terminal of 43.

【0040】. Figures of 5 is the figure which shows the diodicity for the current detection in one practical example of this invention. In figures of 5, it falls on forward voltage (VF), when current (+I) way of the order decreases, it rises on forward voltage (VF), when it increases, and it (+Is forward direction current (+I).

【0041】. Upper limit and lower limit in forward voltage (VF) are set using this characteristics, and detection of defects are carried out. Still, it is necessary to amplify using error

amplifier of 22 for forward voltage (VF), since it is very small.
【0042】. Effect of the invention. The first effect is that to hold the increase in the power consumption minimum was possible. By this, it is possible to lower the power consumption as a whole system. The reason the detection circuit is simplified, and it is because it was made small-scale. 【0043】. The second effects are that to hold the increase in the design man-hour to the utmost was possible. By this, it is possible to eliminate the stretch in the development time by putting detection circuit in. Since it can make the detection circuit common, the reason is because the change of the detection circuit put together for various functions of LSI becomes unnecessary. 【0044】. The third effects are that to hold the increase in the manufacturing unit price was possible. It is possible that by this, it shouldn't not raise the price of the system, and that the detection route lets it in and that it enables crowded. The reason is to lose outside installation parts, and it is because that the productivity is hurt disappeared. h/チ .